



	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q			
	Folio	Désignation				Indice A B C D				Date	Folio	Désignation				Indice A B C D				Date
1	01	Présentation									29									
	02	Summary									30									
2	03	Single line diagram / Schéma unifilaire									31									
	04	Power wiring / Câblage de puissance									32									
	05	Digital input wiring / câblage entrées logiques									33									
3	06	Digital input wiring / câblage entrées logiques									34									
	07	Governor & Engine control/Câblage régulation et Moteur									35									
	08	Digital output and AVR /sorties logique et AVR									36									
4	09	Analogue Inputs / Entrées analogiques									37									
	10	Optionnal: ILS wiring / Câblage ILS									38									
5	11	COM 1 Inter GENSYS2.0 Communication									39									
	12	COM 2 J1939 / I/O extension									40									
	13	COM 5 Modbus RTU									41									
6	14	//									42									
	15	//									43									
	16	//									44									
7	17	//									45									
	18	//									46									
8	19	//									47									
	20										48									
	21										49									
9	22										50									
	23										51									
	24										52									
10	25										53									
	26										54									
	27										55									
11	28										56									

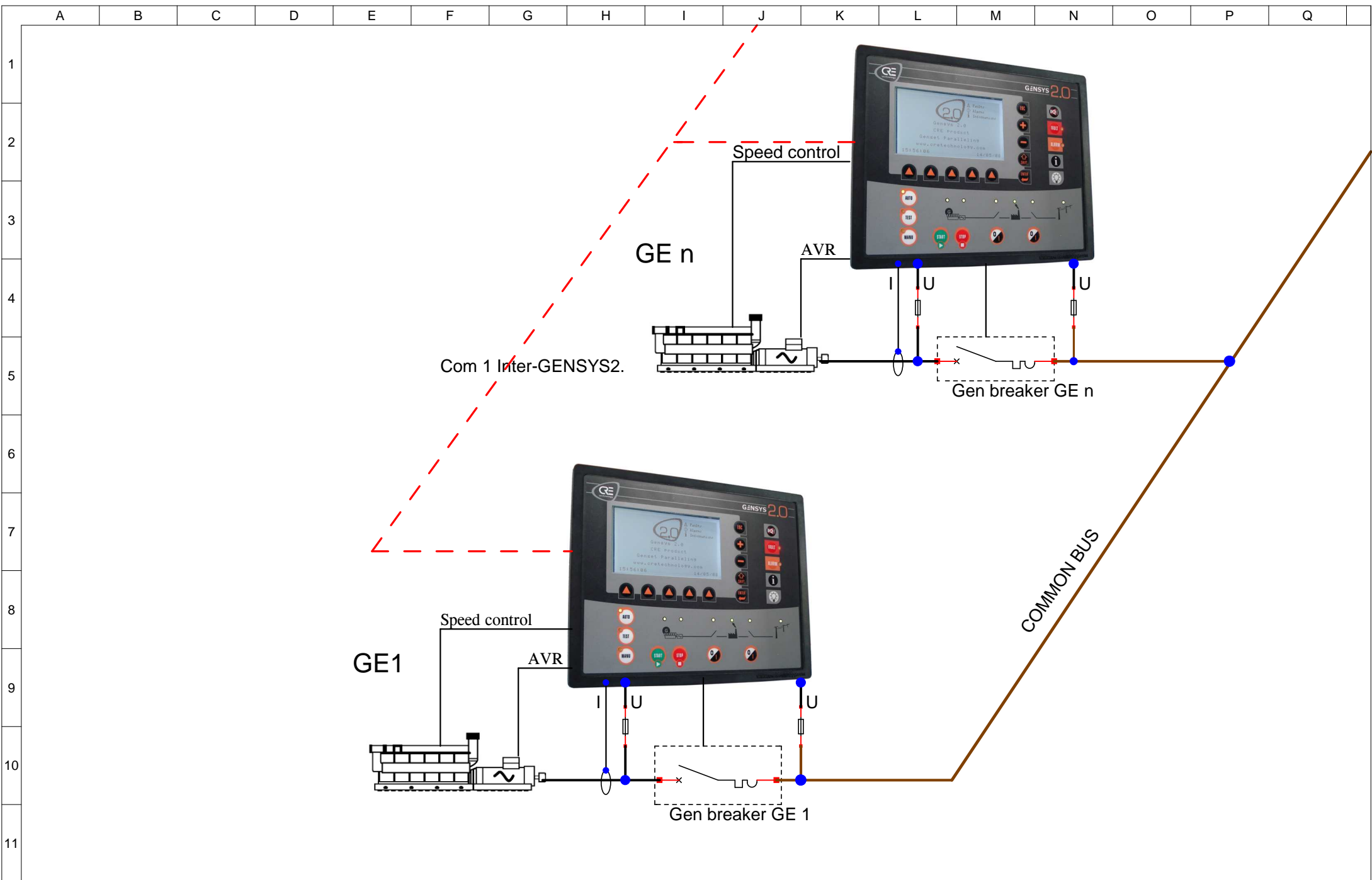
C.R.E  
TECHNOLOGY

Generator paralleling wiring example  
Summary

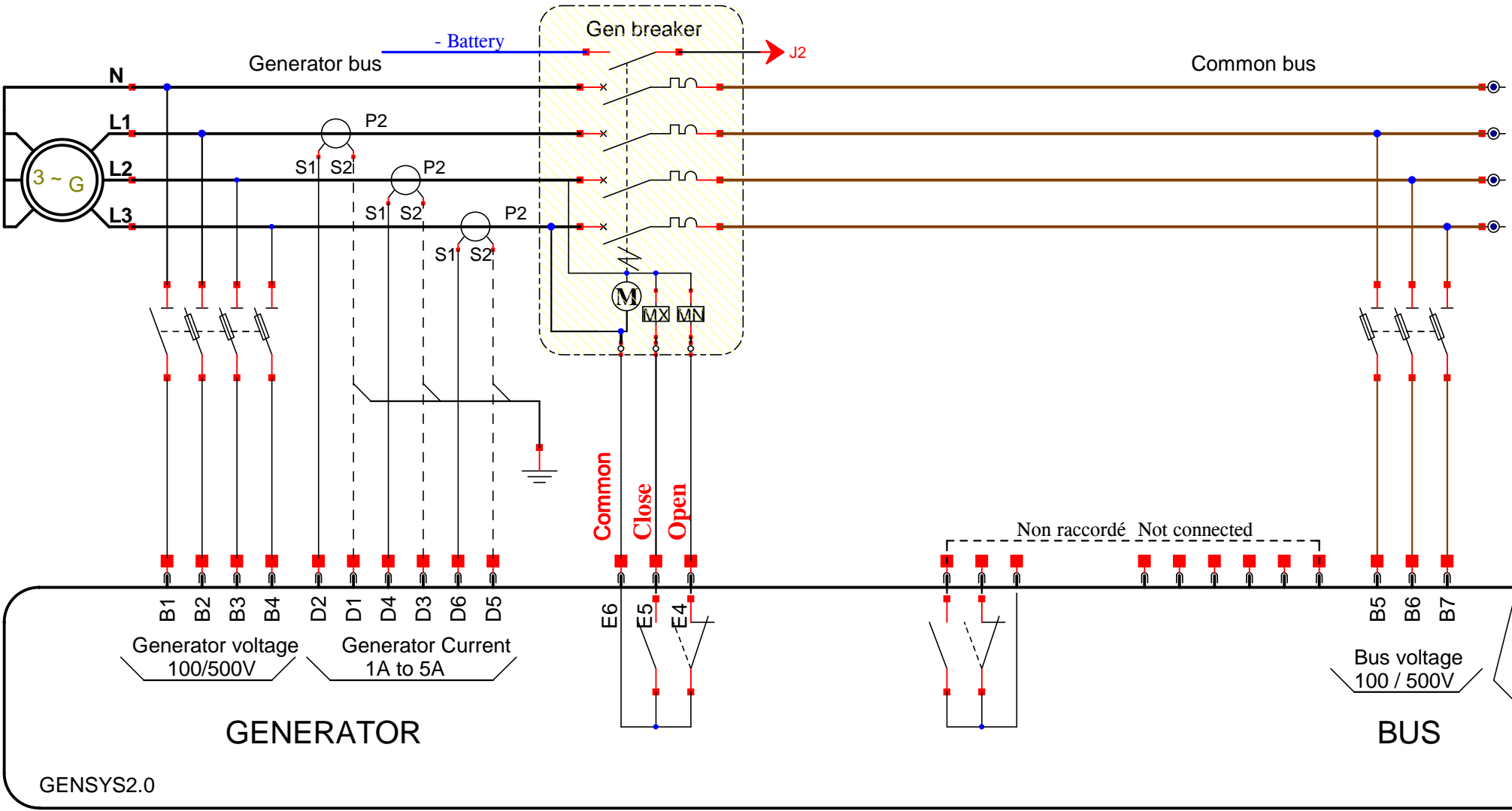
Dessiné le : Mars 2012  
Modifié le : 03/2012  
Par : Mikael MAUNIER

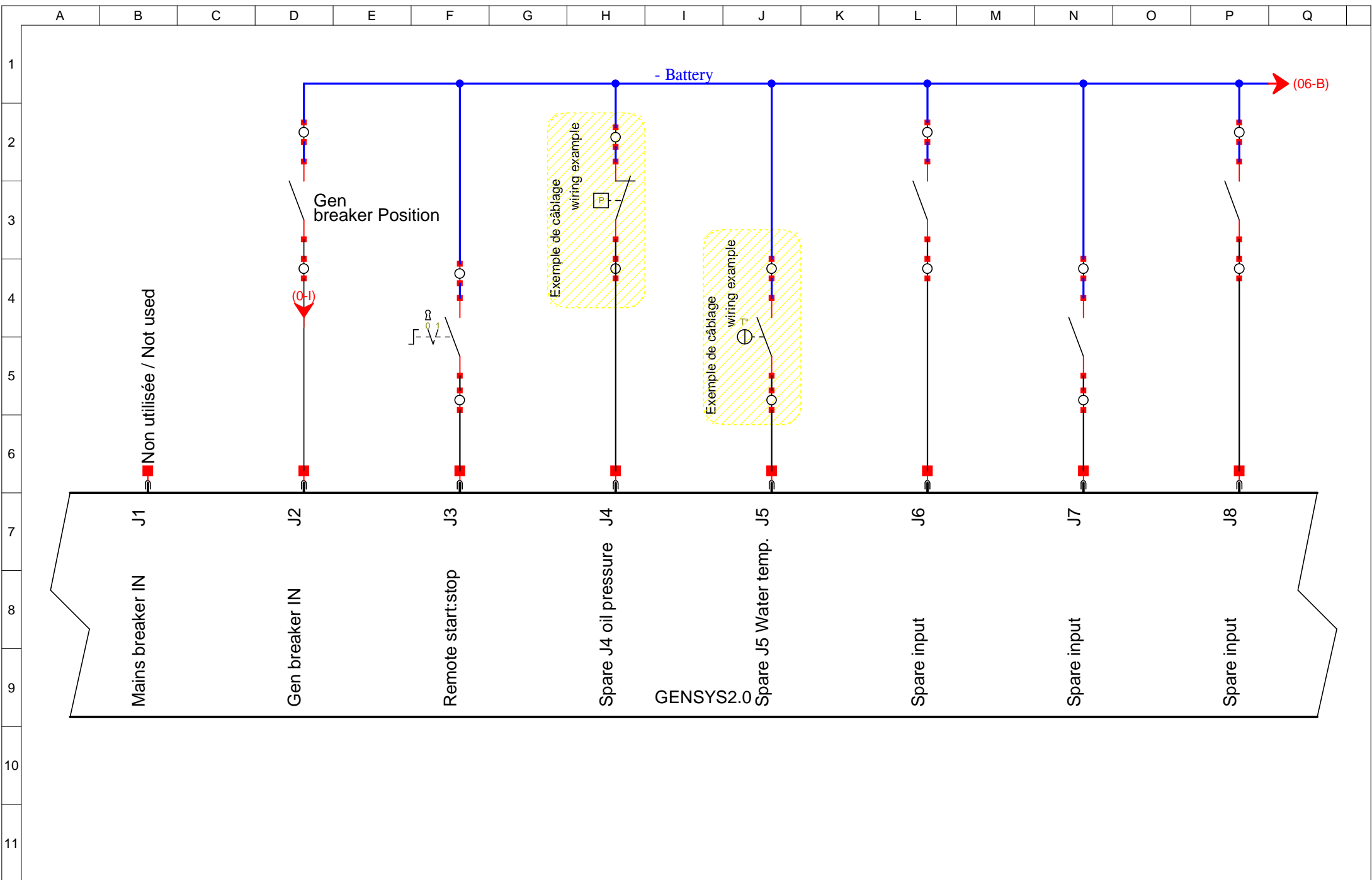
02

13



Connection for GENSYS2.0 on common busbar (Genset paralleling)  
 Raccordement GENSYS2.0 sur JDB commun (Couplage entre groupes)





**C.R.E**

TECHNOLOGY

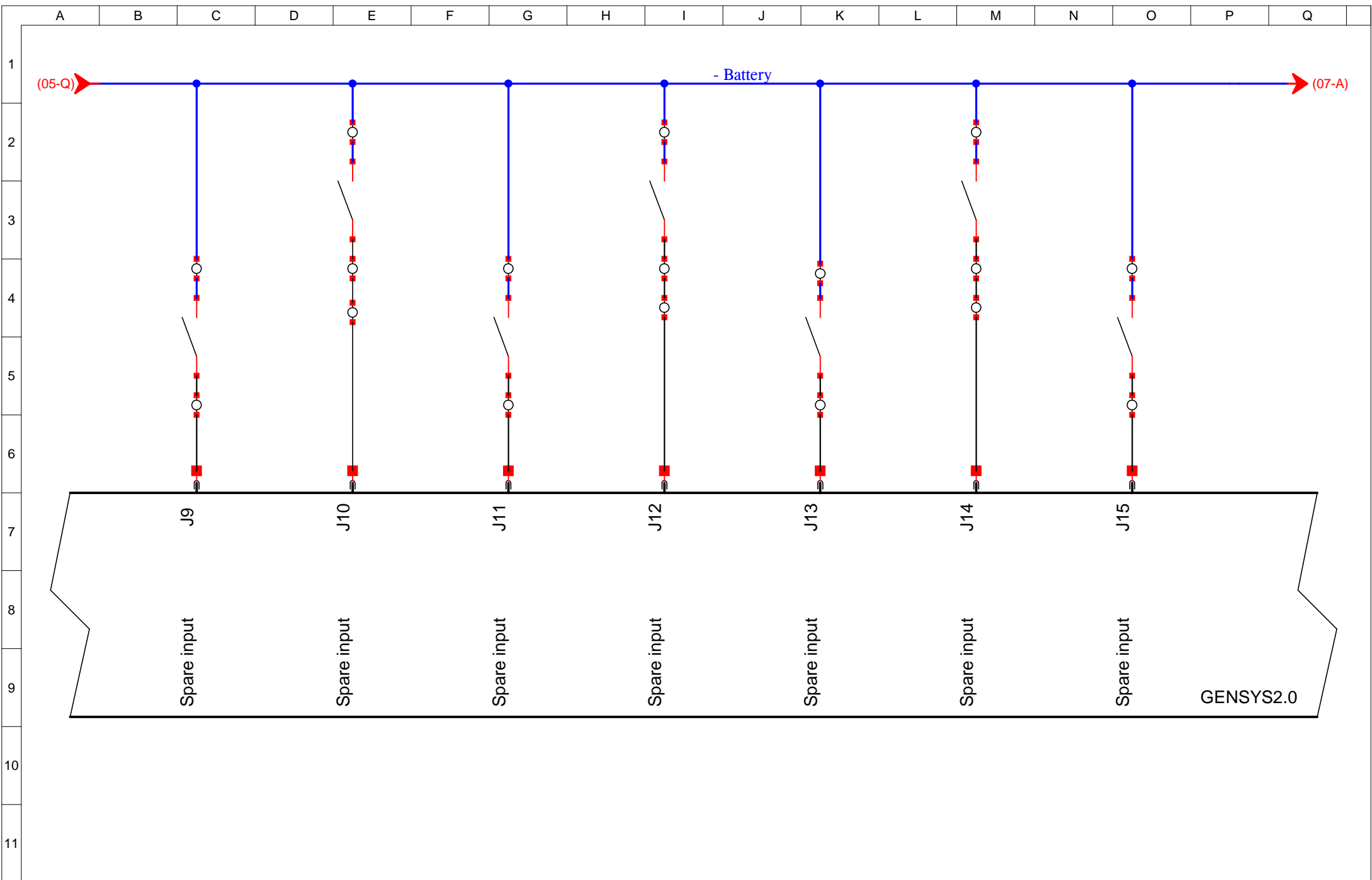
**Generator paralleling wiring example**

Input J2 to J8 wiring / Principe câblage Entrées J2 à J8

Dessiné le : Mars 2012  
 Modifié le : 03/2012  
 Par : Mikael MAUNIER

**05**

**13**



GENSYS2.0

**C.R.E**

TECHNOLOGY

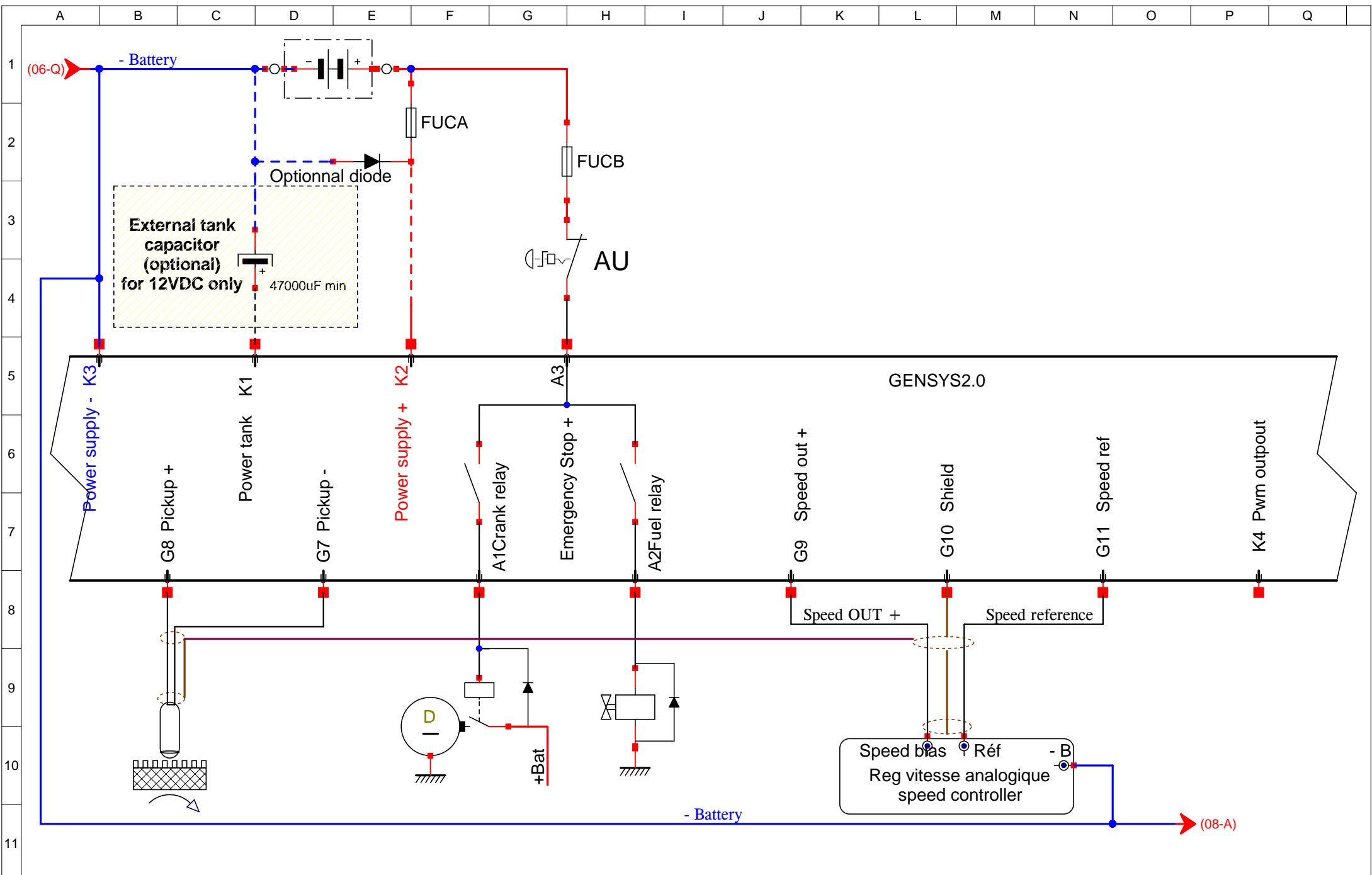
**Generator paralleling wiring example**

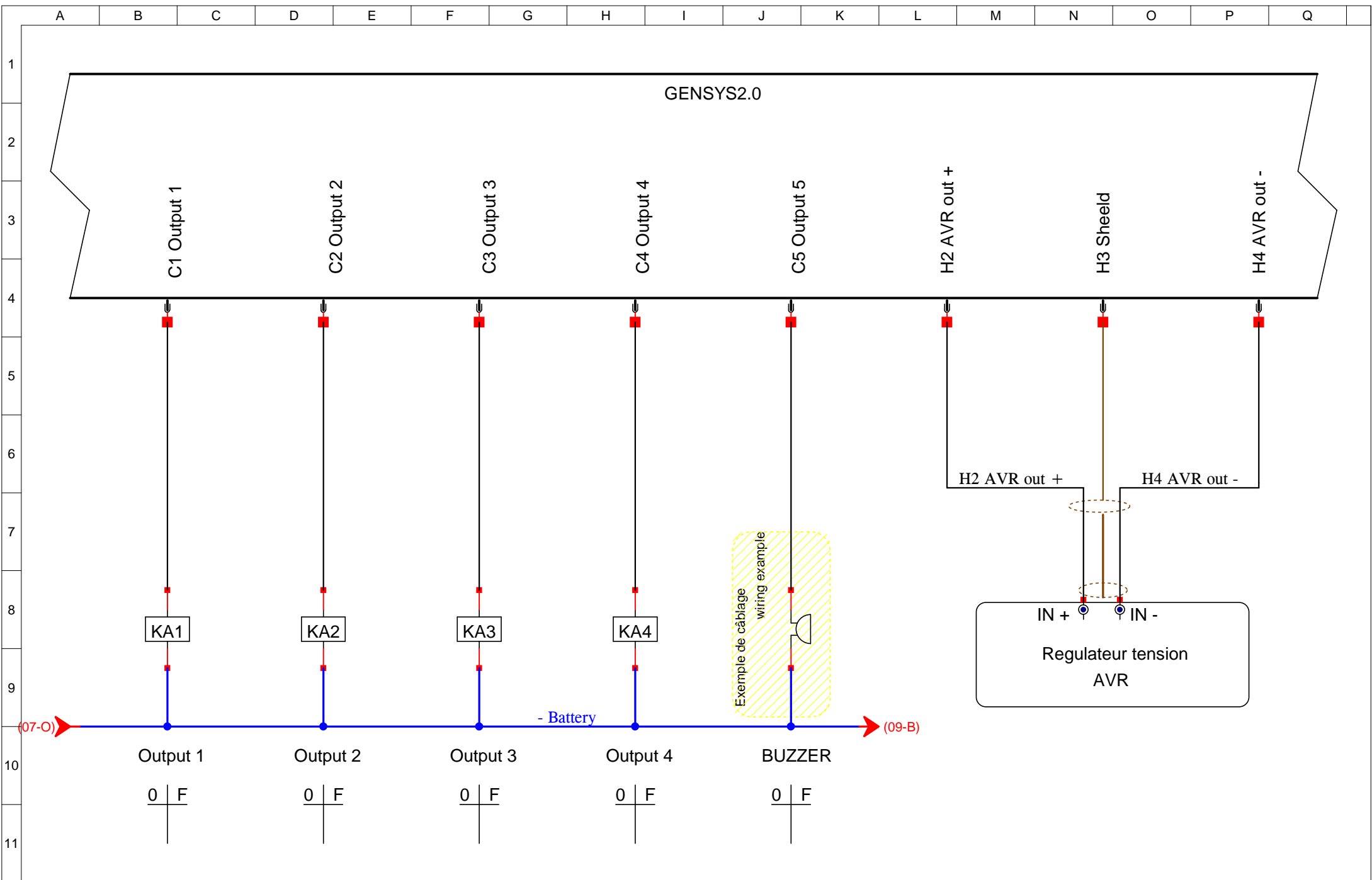
Input J9 to J15 wiring / Principe câblage Entrées J9 à J15

Dessiné le : Mars 2012  
 Modifié le : 03/2012  
 Par : Mikael MAUNIER

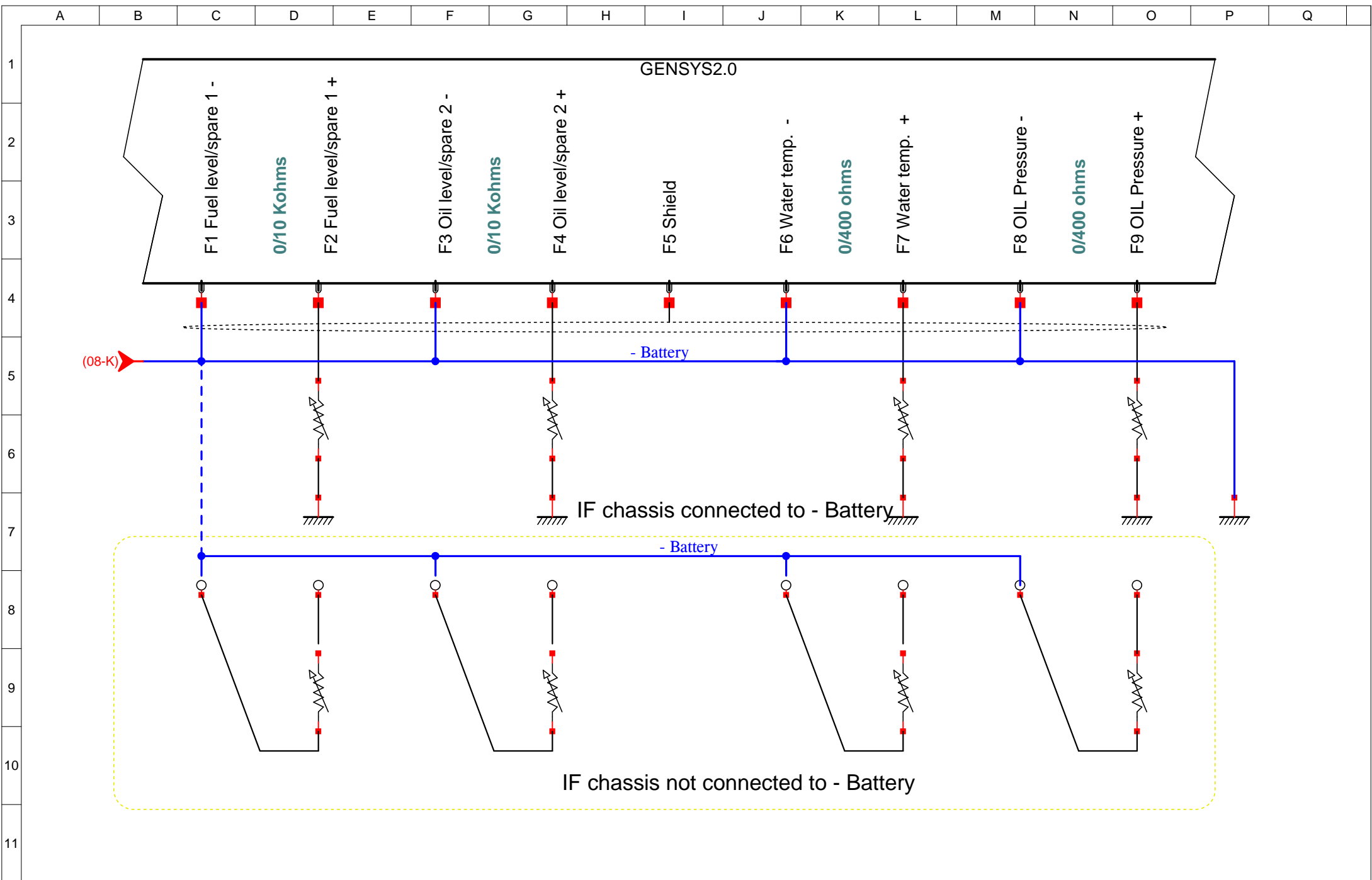
**06**

**13**



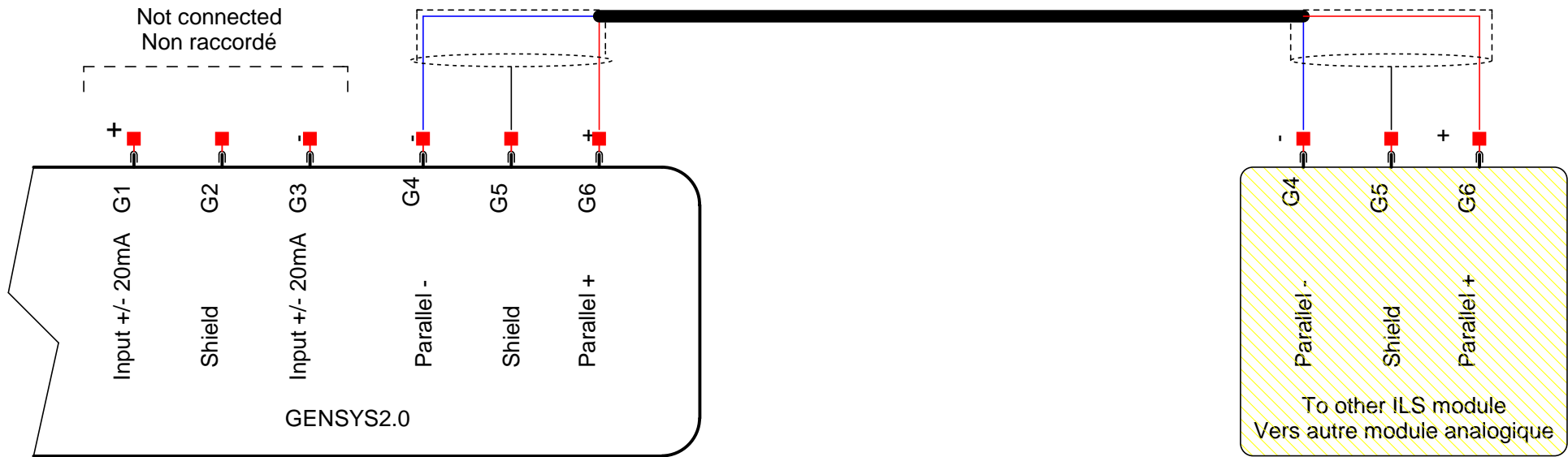


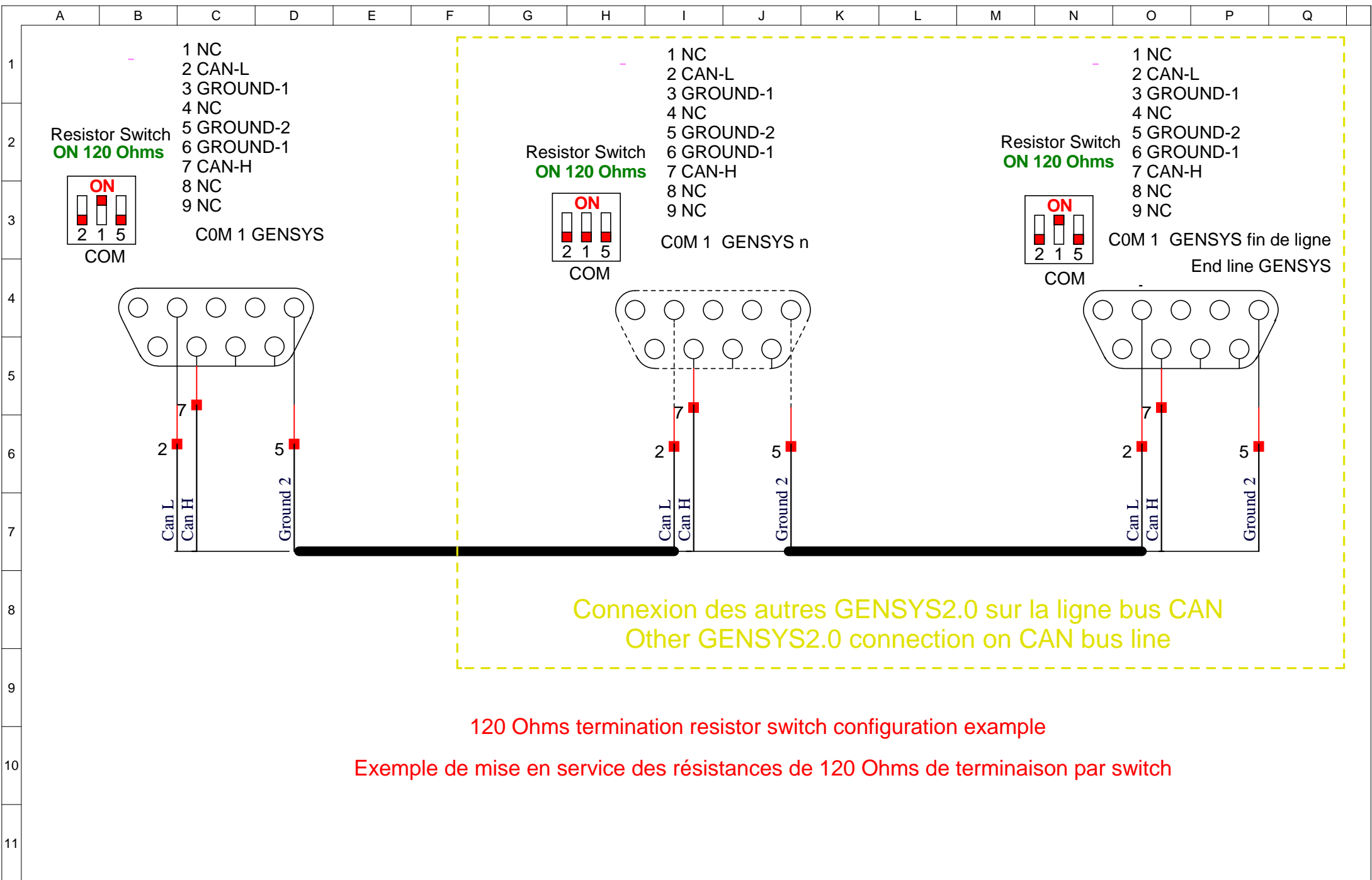


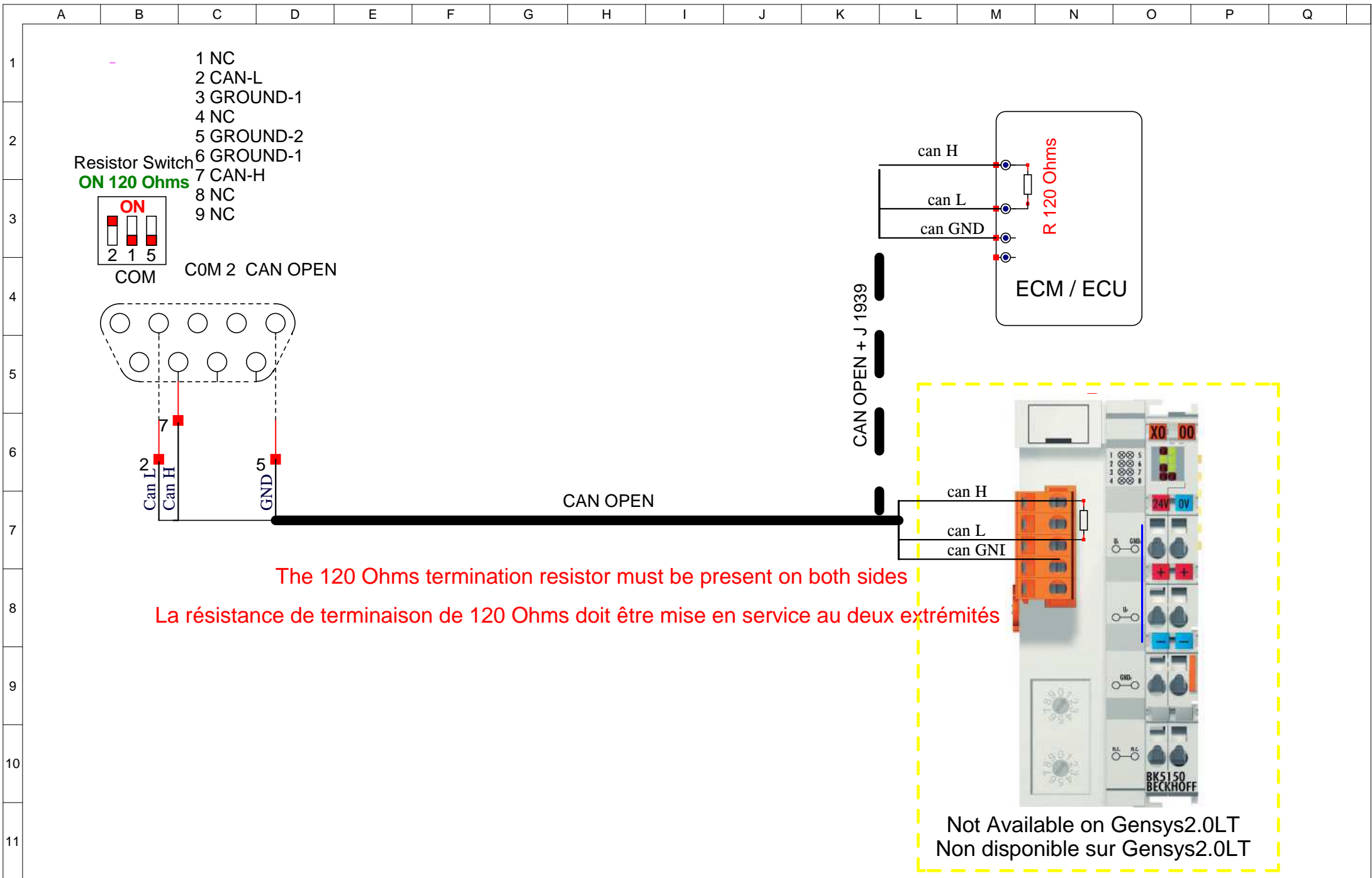


ILS Analogue load sharing lines (if CAN bus not connected)

Répartition par lignes analogiques 0-3V (si pas de connexion bus CAN)



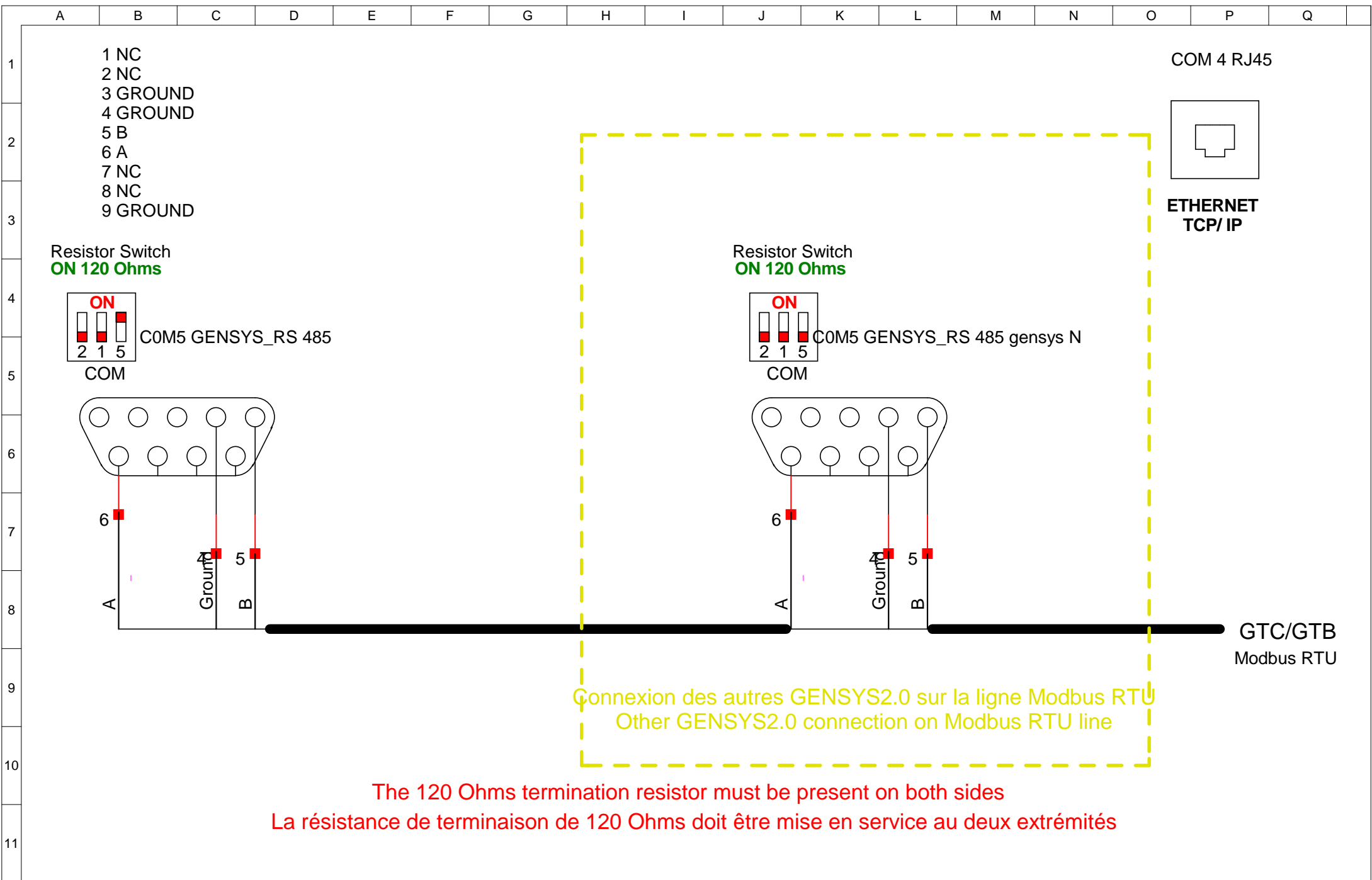




The 120 Ohms termination resistor must be present on both sides

La résistance de terminaison de 120 Ohms doit être mise en service au deux extrémités

Not Available on Gensys2.0LT  
Non disponible sur Gensys2.0LT



**The 120 Ohms termination resistor must be present on both sides**  
**La résistance de terminaison de 120 Ohms doit être mise en service au deux extrémités**